

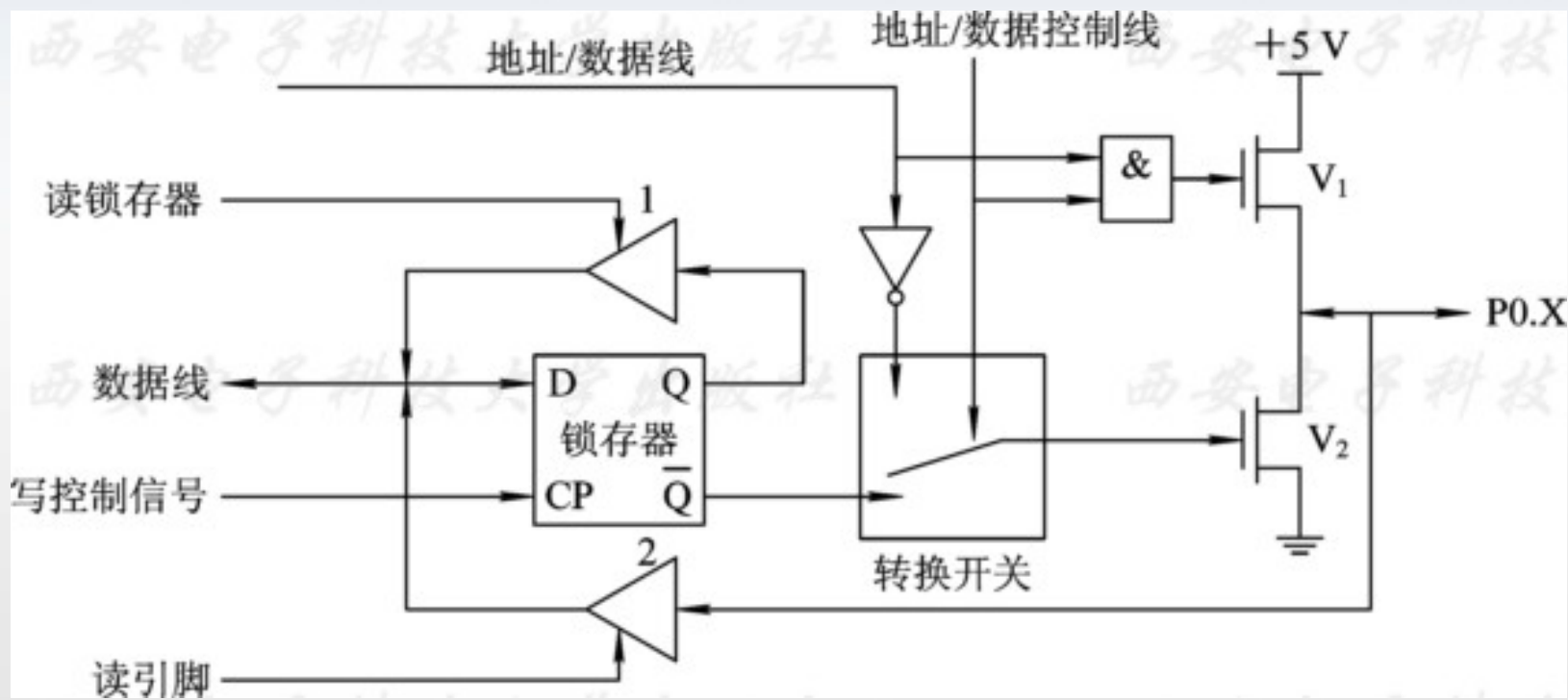
第 1 章 MCS-51 单片机的结构及原理

1.5 单片机并行 I/O 端口

1 P0 口

(1) 电路结构

P0 端口由锁存器、输入缓冲器、切换开关、一个与非门、一个与门及场效应管驱动电路构成，其结构如图所示。



(2) P0 端口功能

A、通用 I/O 端口功能

多路开关的控制信号为 0(低电平) 时， P0 口作为 I/O 端口使用，多路开关的控制信号同时与与门的一个输入端相连接，此时与门输出的也是一个 0(低电平)， V1 管截止。

P0 口用作输出时，需要外接上拉电阻。

P0 口用作输入时，内部锁存器应事先置 “ 1”、

小提示

单片机复位后，P0 各口线的状态均为高电平，可直接读引脚。如果程序中改变了 P0 口的值，则为了保证正确地读到引脚上的信号，可以先向引脚写 1，再读引脚，如下所示：

```
P0 = 0xff;
```

```
ACC = P0;
```

实际上，51 单片机的 4 个 I/O 口在作为通用 I/O 口使用时，都是准双向口，因而都需要类似的操作。

B、 地址 / 数据复用功能

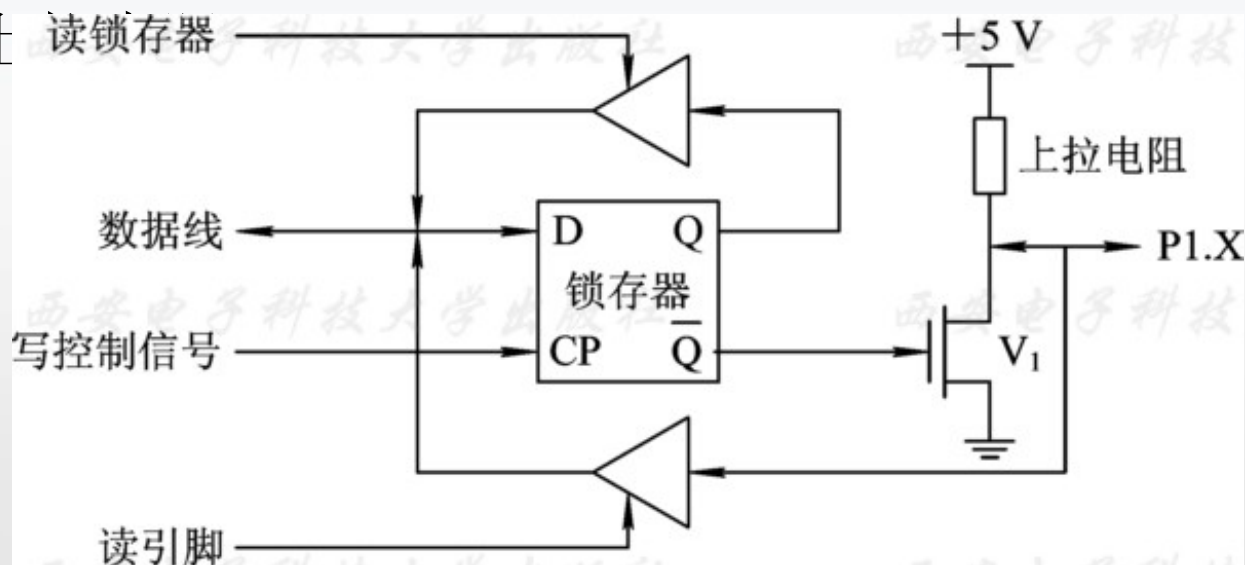
在访问外部存储器时， P0 口作为地址 / 数据复用口使用。此时多路开关控制信号为 1， 与门解锁， 与门输出信号电平由“地址 / 数据”信号决定。多路开关与反相器的输出端相连，地址信号经“地址 / 数据”线送到反相器，再送 V_2 场效应管栅极，到 V_2 漏极输出。

P0 口可作数据总线使用

P0 口也可作地址总线低 8 位使用

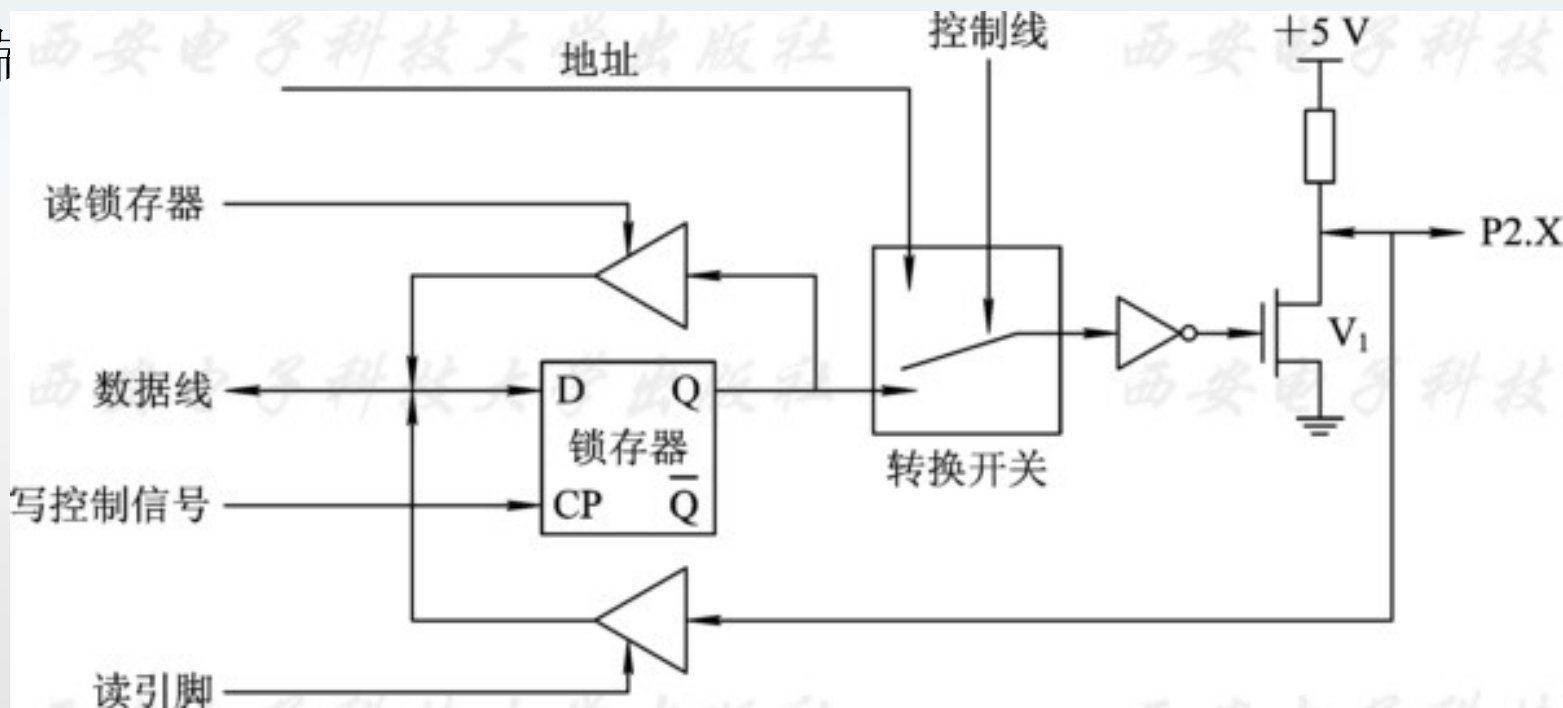
2 P1 口

P1 口一位的电路结构图如图所示。相比 P0 口，P1 口没有多路转换开关，因此 51 单片机的 P1 口只有一种功能：通用 I/O 口。其原理类似于 P0 口作为通用 I/O 口时的工作原理，P1 口也是准双向口。P1 口内部有上拉电阻，因此输出时无需外接上



3 P2 口

P2 口一位的电路结构图如图所示。P2 口具有通用 I/O 口或高 8 位地址输出两种功能。P2 端口在片内既有上拉电阻，又有转换开关 MUX，所以 P2 端口在功能上兼有 P0 端口和 P1 端

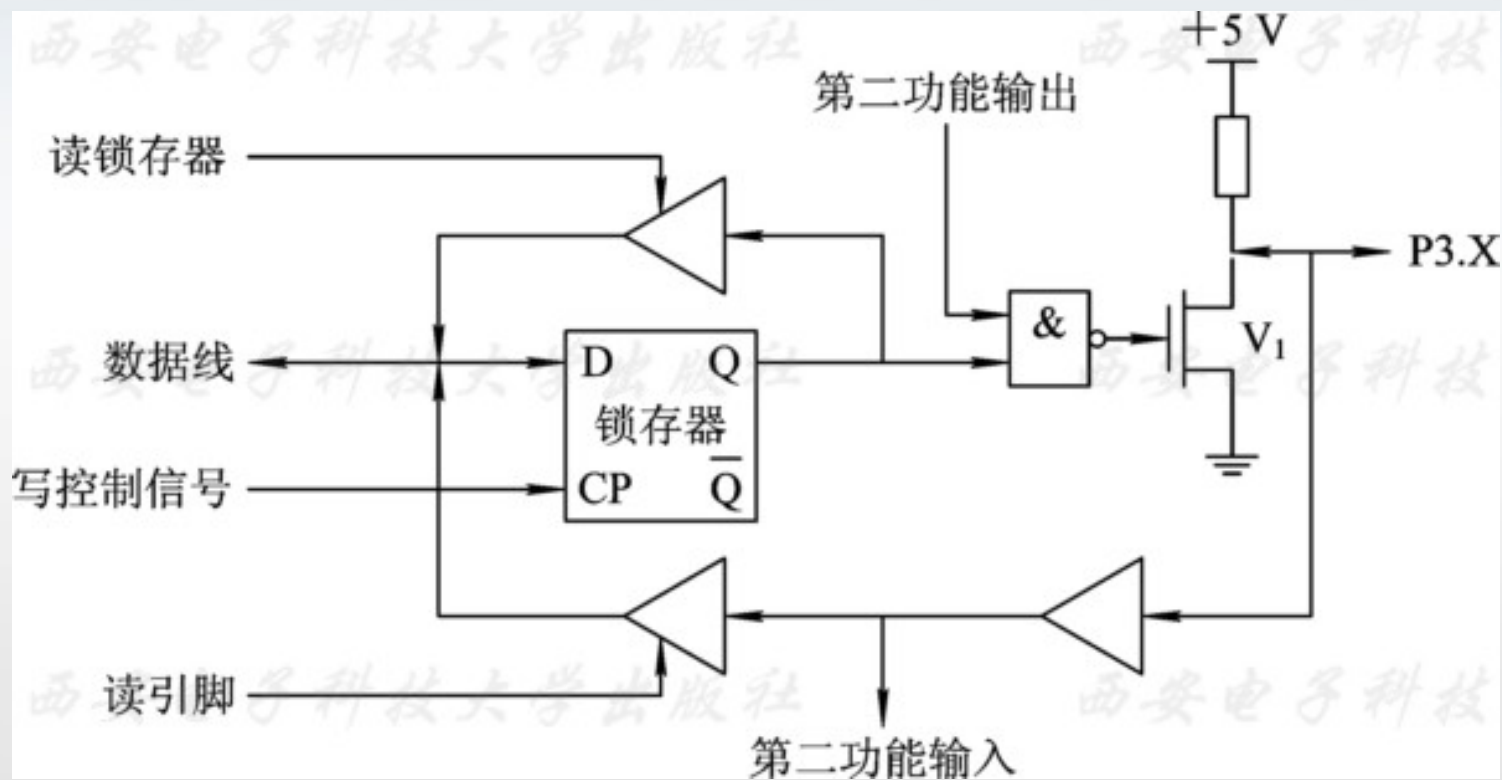


如果应用电路扩展了外部存储器，且扩展的外存容量超过 256 B，那么 P2 端口就用来输出访问外存的高 8 位地址。因此，P2 端口的多路转换开关总是在进行切换，分时地输出从内部总线来的数据和从地址信号线上来的地址。输出数据虽被锁存，但不是稳定地出现在端口线上。

在输入功能方面，P2 端口与 P1 端口相同，有读引脚和读锁存器之分，并且 P2 端口也是准双向口。

4 P3 口

P3 口是一个多功能口，它除了可以作为 I/O 口外，还具有第二功能。P3 端口的一位结构如图所示。



P3 口的第二功能

端 口 功 能	第 二 功 能
P3.0	RXD— 串行输入(数据接收)口
P3.1	TXD— 串行输出(数据发送)口
P3.2	$\overline{\text{INT0}}$ — 外部中断 0 输入线
P3.3	$\overline{\text{INT1}}$ — 外部中断 1 输入线
P3.4	T0— 定时器 0 外部输入
P3.5	T1— 定时器 1 外部输入
P3.6	$\overline{\text{WR}}$ — 外部数据存储器写选通信号输出
P3.7	$\overline{\text{RD}}$ — 外部数据存储器读选通信号输入

5 端口负载能力

P1、P2、P3 口作为输出口时，由于电路内部带上拉电阻，因此无需外接上拉电阻。P0 口内部无上拉电阻，作为 I/O 口时，必须接上拉电阻。

P0 口每一个 I/O 口可驱动 8 个 LSTTL 输入，而 P1、P2、P3 口每一个 I/O 口可驱动 4 个 LSTTL 输入。在使用时应注意端口的驱动能力。

6 小结

(1) 4 个并行口均可作为通用 I/O 口使用，此时都是准双向口。

(2) 如果外接了存储器，则 P0 口只能用作地址总线的低 8 位和 8 位数据总线使用，P3 口的 P3.6 和 P3.7 用作控制线。如果外接存储器的容量超过 256 字节，那么 P2 口必须用来输出地址线的高 8 位，此时 P2 口不应再作为通用 I/O 口使用，否则，P2 口不受影响，依然可用作通用 I/O 口使用。

(3) P3 口的各引脚可按需使用。当某个引脚使用了第二功能后，就不能再作为通用 I/O 线使用了。

学习愉快!